

# 高性能半導体熱処理成膜装置

東京エレクトロン A T 株式会社

代表取締役社長 北山 博文

東京エレクトロン A T (株) 常務執行役員	中尾 賢
東京エレクトロン A T (株) TPS開発部 統括部長	浅野 貴庸
東京エレクトロン A T (株) TPS設計部 部長	福島 弘樹
東京エレクトロン A T (株) プラント外務部 部長	井上 久司
東京エレクトロン A T (株) TPS設計部 主事	山本 博之
東京エレクトロン A T (株) TPS開発部 主事	齋藤 孝規

## はじめに

半導体製品は、前工程と、後工程でパッケージされて作られる。(図1)

半導体産業はDRAMに牽引され大きく発展して来たが、市場の様子は2000年以降から変化している。それは、システムLSIと呼ばれるデバイスの市場規模が伸びて来たのである。(図2)

システムLSIは携帯電話、デジタルカメラ、ゲーム等に搭載される為、半導体製造メーカーへの要求は、少量多品種で短納期である。熱処理成膜装置(Furnace)の処理時間(RPT = Raw Process Time)は、他の半導体製造装置に比べ随分長い事が分かる。(図3)

これでは結果として装置間でのウェーハ、製品の待ち時間が発生し、システムLSIなどの少量多品種生産(2500枚/月産)の場合は、従来成膜装置の平均的なウェーハ処理枚数

100枚が揃うために、28.8時間待つケースもあり問題となっていた。又、ウェーハに成膜する際にその処理室(チャンバーと呼ぶ)内面にも同時に成膜され、その定期的メンテナンスが必要であった。これは一般的には装置を分解して、フッ酸水などによってチャンバー部品(石英ボート、石英内管、外管など)を洗浄、乾燥し再度組み立て作業が必要で、この装置の

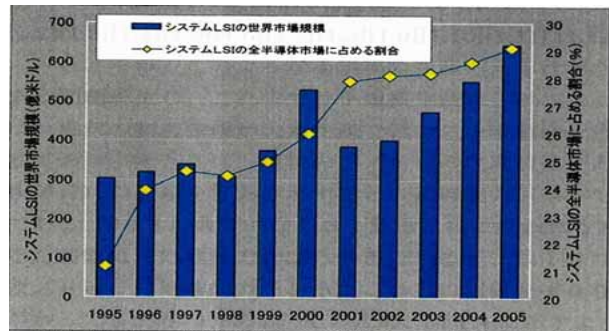


図2 システムLSIの市場動向

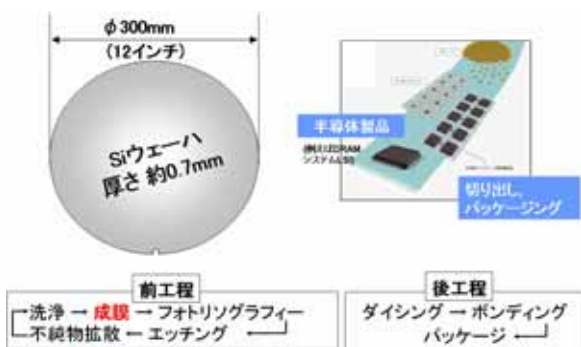


図1 LSI製造工程フロー

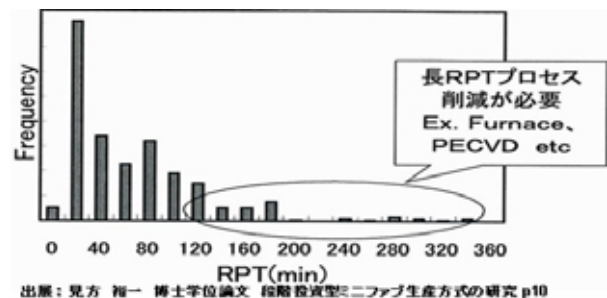


図3 従来装置のRPT分布

ダウンタイムが問題となっていた。さらには、地球温暖化の原因であるCO<sub>2</sub>の排出量をLCA (Life Cycle Assessment) 実施したところ、従来当社成膜装置では、装置が10年間使われるという想定で、装置で使用する石英ボート、石英内管、外管のCO<sub>2</sub>排出換算量は741.5 tとの算出になった。

## 開発のねらい

記述した課題を解決し、革新的な装置を開発、市場に投入することが“開発のねらい”であった。

### 1. ウェーハ処理時間の短縮

従来装置ではウェーハ100枚にSiN膜(シリコン窒化膜)を100nm成膜するのに約4時間(249.5分)かかっていた。(図4)



図4 従来装置でのプロセス処理時間

この処理時間の短縮を実現する為に、主に着目した点は、

- (1)ウェーハ処理チャンバーヒーターの昇降温時間
- (2)ウェーハ搬送時間
- (3)チャンバーの大気復帰時間

の高速化及び上記以外の時間短縮化を踏えて、処理時間の目標は1時間(60分)とした。

### 2. チャンバードライクリーニング技術開発

装置を分解してチャンバー構成部品である石英内管、石英外管及び石英ボートなどを、フッ酸水洗浄して乾燥させ、再度組み立てるという作業は成膜再開までに2日(48時間)程の時間を要していた。そこで、装置は分解せず、そのままの状態でチャンバー内にフッ素系ガスを

流してクリーニングする技術(ドライクリーニング技術)を開発した。

### 3. 成膜膜厚均一性の向上

処理中のウェーハの温度を予測して温度制御し、ウェーハ上の成膜膜均一性を制御する技術を開発した。

## 装置の概要

### 1. 装置の大きさ

従来装置は3500mmであった為、輸送時には分解が必要であったが、2800mmはそのままでの搬送が可能となった。(図5)

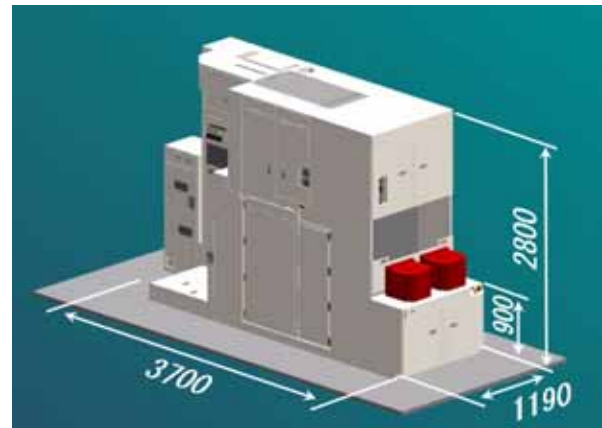


図5 本装置外観図

### 2. ウェーハの装置内での流れ

図6には従来の一般的な縦型成膜装置でのウェーハが装置に入ってから出て行くまでを示す。本装置でもこの流れは同じであるが、図中

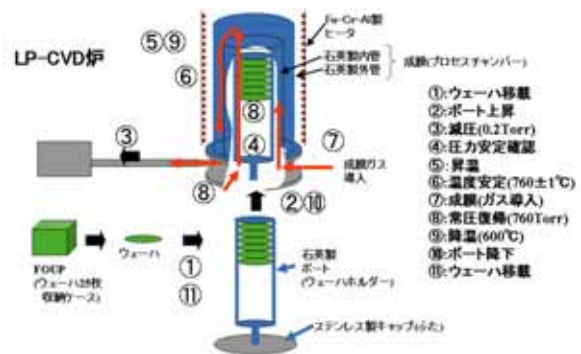


図6 縦型成膜装置でのウェーハの流れ

の ~ までの全てのステップについて新規要素開発技術により、大幅な時間短縮を達成した。

### 技術上の特徴

#### 1. ウェーハ処理時間の短縮

(1) ウェーハ処理チャンバーヒーターの昇降温時間の短縮

ウェーハに成膜するチャンバーには、例えば  $800 \pm 1$  程度に保つ為に、電気ヒーターが使われている。従来装置は、金属エレメント製ヒーターが使われており、目標温度に到着し安定するまでに 40 分かかっていた。本装置では、新開発のヒーターを採用する事により、昇温時間が従来装置の四分の一に短縮した。

(図7)

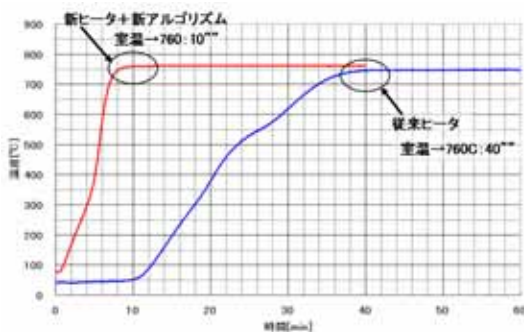


図7 ヒータ昇温比較図

高速昇温可能なヒーターの採用以外に、反応後の温度を急速に下げる為には、反応管を2重から1重にして熱容量を下げることに、断熱材をなくした構造で、昇降温性能を向上させた。

(2) ウェーハ搬送時間の短縮

ウェーハ搬送とは、図6に示した、ウェーハ移載、ポート上昇、ポート降下を総称している。従来は、移載に20分、ポート上昇、降下にそれぞれ18分かかっていた。本開発装置では、パーティクル大きさ  $0.12 \mu\text{m}$  以上の増加を0~1ヶ以下に抑え、表1の搬送性能を出す事が出来た。

表1 従来装置との搬送時間比較

	本開発装置	従来装置
ポート上昇時間	1分(1800mm/min)	18min(100mm/min)
ウェーハ移載時間	2分(25枚)	20分(100枚)

(3) チャンバー大気復帰時間の短縮

ウェーハへの成膜終了後、減圧状態のチャンバーに窒素を導入し大気圧に戻すが、従来は導入ノズルからの流量を抑えて時間をかけて大気圧に戻していた。本開発装置では、特殊な導入ノズルを開発し、大流量、低流速の導入を可能として17分の短縮が可能となった。

上述の要素技術及び、他各種要素技術により図4で示した249.5分は、61分となり開発目標を達成した。(図8)

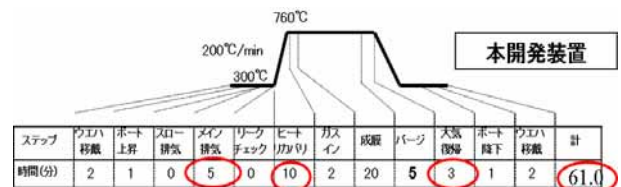


図8 本開発装置でのプロセス処理時間詳細

#### 2. チャンバードライクリーニング技術開発

図9にクリーニング前後の写真を示す。開発したフッ素系のガスドライクリーニング手法で、従来のフッ酸水洗浄手法では、48時間かかっていたのを44時間短縮し、4時間で可能とした。

クリーニング前



クリーニング後



図9 ドライクリーニング前後の石英状態

### 3. 成膜膜厚均一性の向上

新温度制御技術（ART）による、膜厚均一性の向上のデータを図10に示す。

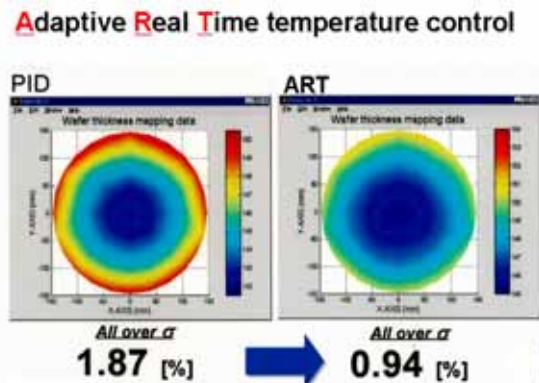


図10 ART技術による膜厚均一性比較

### 実用上の効果

実用上の効果として前述をまとめると

1. 処理時間の短縮化に成功し、半導体製造産業が今後必要とする少量多品種生産、短納期に合致した装置を完成させた。

- ・ウエーハ処理時間 4 時間 1 時間
- ・ドライクリーニング技術 48 時間 4 時間

2. 従来のフッ酸水洗浄方式では、石英ポート、石英チャンバーに対するダメージがある為、10年間のLCAで石英のCO<sub>2</sub>排出換算量（図11）が多い事が分かる。従来は、462回

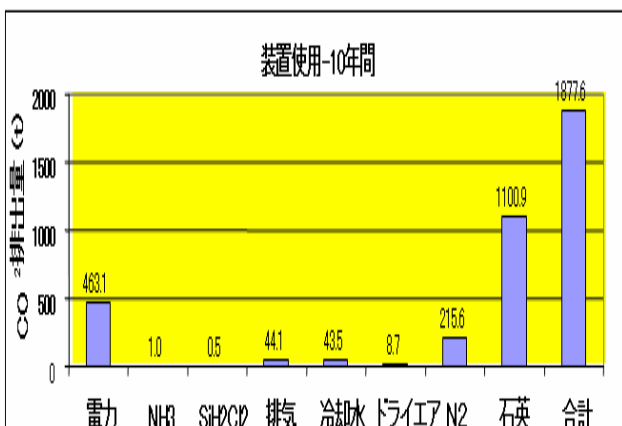


図11 装置使用におけるCO<sub>2</sub>排出量

で石英チャンバー、石英ポートを洗浄か廃棄していたが、本開発ドライクリーニング技術では2470回まで使用可能となり、CO<sub>2</sub>排出量換算では、699.5tの削減（表2）になり、地球環境に優しい半導体製造装置となった。

表2 CO<sub>2</sub>排出量比較

	CO <sub>2</sub> 排出量 (10年)		削減量 (トン)	
	従来装置	本開発装置		
石英チャンバー	237.2t	31.2t	206t	699.5t
石英ポート	504.3t	10.8t	493.5t	

### 工業所有権の状況

本開発に関わる登録済特許は、31件である。

### むすび

本装置は本年度、300台以上の出荷をする事が出来た。これは市場で高い評価を受けた結果であると判断する。これからも市場の要求に合致した高性能、高生産性を追求した地球環境に優しい装置を、お客様に提供できるよう努力する所存である。

最後に、本開発成功及び今回の栄えある受賞は、開発に関与した社員全員の努力であることを付け加えておく。